

ANX-PR/CL/001-01
GUÍA DE APRENDIZAJE

ASIGNATURA

Microelectronica

CURSO ACADÉMICO - SEMESTRE

2016-17 - Primer semestre

Datos Descriptivos

| | |
|--|--|
| Nombre de la Asignatura | Microelectronica |
| Titulación | 09AN - Master Universitario en Ingeniería de Sistemas Electronicos |
| Centro responsable de la titulación | Escuela Técnica Superior de Ingenieros de Telecomunicación |
| Semestre/s de impartición | Primer semestre |
| Módulos | Optativas cse Optativas sistemas electronicos |
| Materias | Optativas cse Optativas sistemas electronicos |
| Carácter | Optativa |
| Código UPM | 93000710 |
| Nombre en inglés | Microelectronics |

Datos Generales

| | | | |
|------------------------------|------------|-------------------------------------|------------------|
| Créditos | 4 | Curso | 1 |
| Curso Académico | 2016-17 | Período de impartición | Septiembre-Enero |
| Idioma de impartición | Castellano | Otros idiomas de impartición | |

Requisitos Previos Obligatorios

Asignaturas Previas Requeridas

El plan de estudios Master Universitario en Ingeniería de Sistemas Electronicos no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Master Universitario en Ingeniería de Sistemas Electronicos no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

El coordinador de la asignatura no ha definido asignaturas previas recomendadas.

Otros Conocimientos Previos Recomendados

El coordinador de la asignatura no ha definido otros conocimientos previos recomendados.

Competencias

CE5.3 - Capacidad para diseñar un sistema electrónico digital de complejidad media-alta empleando una plataforma basada en dispositivos programables, empleando un lenguaje de programación o aplicando metodologías, estrategias y herramientas CAD para la integración o el codiseño de componentes hardware y software

Resultados de Aprendizaje

RA15 - Conocimientos cualitativos y cuantitativos del diseño de sistemas electrónicos

RA108 - Conocimientos avanzados de los aspectos relacionados con el consumo de los sistemas electrónicos.

RA105 - Capacidad para especificar de manera completa un sistema, tanto funcional como no funcionalmente

RA106 - Capacidad de analizar y diseñar sistemas electrónicos basados en subsistemas electrónicos y equipos.

Profesorado

Profesorado

| Nombre | Despacho | e-mail | Tutorías |
|--|----------|------------------------|--|
| Ituero Herrero, Pablo | C-226 | pablo.ituero@upm.es | X - 14:00 - 17:00 |
| Lopez Vallejo, M. Luisa (Coordinador/a) | C-209 | m.lopez.vallejo@upm.es | M - 18:00 - 19:00 J - 17:00 - 19:00 |

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Descripción de la Asignatura

Temario

1. Introducción al diseño de ASICs
2. Transistores: su funcionamiento
 - 2.1. Estructura MOS
 - 2.2. El transistor MOSFET
 - 2.3. Efectos de segundo orden
 - 2.4. Modelo unificado
3. Lógica CMOS
 - 3.1. Inversores
 - 3.2. Lógica de puertas
 - 3.3. Diagramas de barras
 - 3.4. Lógica de conmutación
4. Proceso CMOS
 - 4.1. Proceso CMOS básico
 - 4.2. Reglas de diseño
 - 4.3. Latchup
5. Caracterización del circuito
 - 5.1. Resistencia
 - 5.2. Capacidad
 - 5.3. Retardo
 - 5.4. Excitación de grandes capacidades
 - 5.5. Consumo de potencia (estática y dinámica)
 - 5.6. Optimización
6. Circuitos secuenciales
 - 6.1. Elementos de memoria
 - 6.2. Temporización
 - 6.3. Lógica dinámica
7. Memorias
 - 7.1. RAMs
 - 7.2. ROMs

8. Visión global del circuito integrado
 - 8.1. Entrada/Salida del chip
 - 8.2. Plano de base
 - 8.3. Alternativas de diseño de chips CMOS
 - 8.4. Aspectos económicos
9. Test de circuitos integrados / Diseño para test
 - 9.1. Necesidad del test
 - 9.2. Controlabilidad, observabilidad y modelos de fallos
 - 9.3. Estrategias de diseño para test
 - 9.4. Test a nivel de sistema

Cronograma

Horas totales: 44 horas

Horas presenciales: 44 horas (42.3%)

Peso total de actividades de evaluación continua:
100%

Peso total de actividades de evaluación sólo prueba final:
100%

| Semana | Actividad Presencial en Aula | Actividad Presencial en Laboratorio | Otra Actividad Presencial | Actividades Evaluación |
|----------|--|-------------------------------------|---------------------------|---|
| Semana 1 | <p>Tema 1: Introducción al diseño de ASICs Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 2: Transistores: su funcionamiento Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| Semana 2 | <p>Tema 2: Transistores: su funcionamiento Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 2: Transistores: su funcionamiento Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | | | |
| Semana 3 | <p>Tema 3: Lógica CMOS Duración: 03:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| Semana 4 | <p>Tema 3: Lógica CMOS Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 4: Proceso CMOS Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | | | <p>Entrega de problemas teóricos sobre el funcionamiento de los transistores MOS Duración: 00:00 TI: Técnica del tipo Trabajo Individual Evaluación continua Actividad no presencial</p> |
| Semana 5 | <p>Presentación del proyecto e introducción a la herramienta Electric Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Tema 5: Caracterización del circuito Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| Semana 6 | <p>Tema 5: Caracterización del circuito Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 5: Caracterización del circuito Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | | | |

| | | | | |
|-----------|--|--|--|---|
| Semana 7 | <p>Tema 6: Circuitos secuenciales Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 6: Circuitos secuenciales Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | | | <p>Primera entrega del proyecto correspondiente a circuitos combinacionales Duración: 00:00 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad presencial</p> |
| Semana 8 | <p>Tema 6: Circuitos secuenciales Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 6: Circuitos secuenciales Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> | | | |
| Semana 9 | <p>Tema 6: Circuitos secuenciales Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 6: Circuitos secuenciales Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> | | | |
| Semana 10 | <p>Tema 7: Memorias Duración: 03:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| Semana 11 | <p>Tema 7: Memorias Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 8: Visión global del circuito integrado Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | | <p>Segunda entrega del proyecto correspondiente a circuitos secuenciales Duración: 00:00 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad presencial</p> |
| Semana 12 | <p>Tema 8: Visión global del circuito integrado Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 8: Visión global del circuito integrado Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | | |
| Semana 13 | <p>Tema 9: Test de circuitos integrados Duración: 03:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| Semana 14 | <p>Repaso. Ejercicios de examen Duración: 03:00 PR: Actividad del tipo Clase de Problemas</p> | | | <p>Tercera entrega del proyecto correspondiente a memorias Duración: 00:00 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad presencial</p> |

| | | | | |
|-----------|--|--|--|--|
| Semana 15 | | | | <p>Entrega del proyecto final cuyo contenido técnico se corresponde a las tres entregas anteriores más la parte de visión global del chip</p> <p>Duración: 00:00</p> <p>TG: Técnica del tipo Trabajo en Grupo</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p> <p>Participación en clase a lo largo del curso</p> <p>Duración: 00:00</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p> <p>Examen final</p> <p>Duración: 03:00</p> <p>EX: Técnica del tipo Examen Escrito</p> <p>Evaluación continua</p> <p>Actividad presencial</p> <p>Examen final</p> <p>Duración: 03:00</p> <p>EX: Técnica del tipo Examen Escrito</p> <p>Evaluación sólo prueba final</p> <p>Actividad presencial</p> |
| Semana 16 | | | | |
| Semana 17 | | | | |

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

| Semana | Descripción | Duración | Tipo evaluación | Técnica evaluativa | Presencial | Peso | Nota mínima | Competencias evaluadas |
|--------|--|----------|---|---|------------|------|-------------|------------------------|
| 4 | Entrega de problemas teóricos sobre el funcionamiento de los transistores MOS | 00:00 | Evaluación continua | TI: Técnica del tipo Trabajo Individual | No | 5% | | |
| 7 | Primera entrega del proyecto correspondiente a circuitos combinacionales | 00:00 | Evaluación continua | TG: Técnica del tipo Trabajo en Grupo | Sí | | | |
| 11 | Segunda entrega del proyecto correspondiente a circuitos secuenciales | 00:00 | Evaluación continua | TG: Técnica del tipo Trabajo en Grupo | Sí | | | |
| 14 | Tercera entrega del proyecto correspondiente a memorias | 00:00 | Evaluación continua | TG: Técnica del tipo Trabajo en Grupo | Sí | | | |
| 15 | Entrega del proyecto final cuyo contenido técnico se corresponde a las tres entregas anteriores más la parte de visión global del chip | 00:00 | Evaluación continua y sólo prueba final | TG: Técnica del tipo Trabajo en Grupo | Sí | 40% | 4 / 10 | CE5.3 |
| 15 | Participación en clase a lo largo del curso | 00:00 | Evaluación continua | OT: Otras técnicas evaluativas | Sí | 5% | | |
| 15 | Examen final | 03:00 | Evaluación continua | EX: Técnica del tipo Examen Escrito | Sí | 50% | 4 / 10 | CE5.3 |
| 15 | Examen final | 03:00 | Evaluación sólo prueba final | EX: Técnica del tipo Examen Escrito | Sí | 60% | 4 / 10 | |

Criterios de Evaluación

La calificación final de la asignatura se realizará a través de tres evaluaciones:

- Un examen escrito (50%). En él el alumno, con o sin la utilización de textos de consulta o apuntes según los casos, deberá resolver problemas, diseños o cuestiones basados en los aspectos desarrollados en clase.
- Entrega de trabajos prácticos y ejercicios (40%).
- Participación en clase y entregas teóricas (10%).

En convocatoria ordinaria, los alumnos serán evaluados por defecto mediante evaluación continua. No obstante, los alumnos que lo deseen podrán ser evaluados por la opción sólo prueba final, siempre y cuando lo comuniquen al Coordinador de la Asignatura mediante correo electrónico enviado antes de la fecha de entrega de la primera entrega del proyecto, en la semana 7. En esta opción, el alumnado tiene acceso libre al laboratorio y la calificación se otorgará en función de dos evaluaciones:

- Un examen escrito (60%). En él el alumno, con o sin la utilización de textos de consulta o apuntes según los casos, deberá resolver problemas, diseños o cuestiones basados en los aspectos desarrollados en clase.
- Entrega de la memoria y los ficheros del proyecto final (40%). Es el mismo proyecto que en la versión de evaluación continua.

Recursos Didácticos

| Descripción | Tipo | Observaciones |
|--|--------------|---------------|
| CMOS VLSI Design: A circuits and Systems Perspective N. Weste, D. Harris (Libro de referencia). Pearson Addison Wesley 2005. | Bibliografía | |
| Principles of CMOS Design - A Systems Perspective. N. Weste, K. Eshraghian. Addison-Wesley. 1993 (2nd edition). | Bibliografía | |
| "Digital Integrated Circuits", Rabaey, J.M. Prentice Hall, 1996 | Bibliografía | |
| Introduction to VLSI Systems: A Logic, Circuit, and System Perspective Ming-Bo Lin. CRC Press. 2011 | Bibliografía | |