

UNIVERSIDAD POLITÉCNICA DE MADRID

ESCUELA TÉCNICA SUPERIOR  
DE INGENIEROS DE TELECOMUNICACIÓN



PROYECTO FIN DE CARRERA

Diseño de un sistema de comunicaciones  
sobre bus PCI Express para computación de  
dinámica de fluidos en dispositivos  
FPGA de Altera

José Antonio Fernández de Blas

2010



POLITÉCNICA



**UNIVERSIDAD POLITECNICA DE MADRID  
E.T.S. DE INGENIEROS DE TELECOMUNICACION**

**ACTA DE EXAMEN**

**Asignatura: PROYECTO FIN DE CARRERA**

**TÍTULO DEL PROYECTO:** DISEÑO DE UN SISTEMA DE COMUNICACIONES SOBRE BUS PCI EXPRESS PARA COMPUTACIÓN DE DINÁMICA DE FLUIDOS EN DISPOSITIVOS FPGA DE ALTERA.

APELLIDOS Y NOMBRE:  FERNÁNDEZ DE BLAS, JOSÉ ANTONIO	CALIFICACIÓN  M.H. 10pt
--	-------------------------------

**Tutor: D. JUAN ANTONIO LÓPEZ MARTÍN**

Madrid, a 29 de octubre de 2010

**EL VOCAL PRIMERO**

**EL PRESIDENTE**

**EL VOCAL SECRETARIO**

**MIEMBROS DEL TRIBUNAL**

**Presidente: D. CARLOS CARRERAS VAQUER**

**Vocal: D. JUAN ANTONIO LÓPEZ MARTÍN**

**Secretario: D. ÁNGEL FERNÁNDEZ HERRERO**

## Resumen

Este proyecto aborda la reducción de los tiempos de cálculo requeridos para las aplicaciones aeronáuticas mediante la realización de un sistema de comunicaciones capaz de transmitir información a alta velocidad por el bus PCI Express. En concreto, se mejora el procesamiento de los algoritmos CFD mediante la implementación hardware del sistema de comunicaciones en dispositivos reconfigurables FPGA de Altera.

El diseño del sistema se lleva a cabo por medio de los lenguajes VHDL y C++, utilizados para describir circuitos digitales y algoritmos, respectivamente, y cuyo uso está muy extendido en la industria.

Como plataforma de desarrollo se utilizan la placa de comunicaciones PROCStar III, con dos dispositivos FPGA de la familia Stratix III, que se conecta al ordenador por medio del bus PCI Express. Además, se miden las prestaciones obtenidas en el envío de datos desde y hacia los dispositivos FPGA con el objetivo de diferenciar el tiempo empleado en la transmisión de los datos y el dedicado al procesamiento de los algoritmos.

Finalmente, se han desarrollado unas librerías de componentes especializados que permiten reducir los recursos necesarios en el dispositivo FPGA, y aceleran tanto el cálculo de los algoritmos como el transporte de información entre los componentes lógicos diseñados.

## Palabras clave

PCI Express, CFD, FPGA, DMA, VHDL, C++, HPC